

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-133676  
(P2000-133676A)

(43) 公開日 平成12年5月12日 (2000.5.12)

|                           |       |               |                   |
|---------------------------|-------|---------------|-------------------|
| (51) Int.Cl. <sup>7</sup> | 識別記号  | F I           | テームト* (参考)        |
| H 0 1 L 21/60             | 3 1 1 | H 0 1 L 21/60 | 3 1 1 Q 5 F 0 4 4 |
| 23/50                     |       | 23/50         | S 5 F 0 6 7       |

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願平10-304930

(22) 出願日 平成10年10月27日 (1998.10.27)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番 35 号

(72) 発明者 田中 國信

東京都品川区北品川 6 丁目 7 番 35 号 ソニ  
ー株式会社内

(74) 代理人 100086298

弁理士 船橋 國則

F ターム (参考) 5F044 QQ01

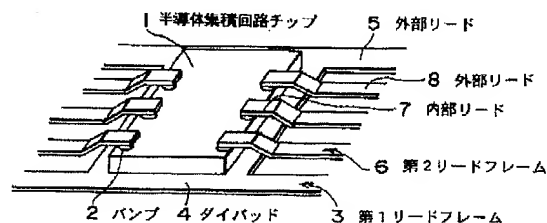
5F067 AA03 BE08 BE10 CA03 DA05  
DF20

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 高周波損失を小さくし、裏面側からの良好な熱放散や接地をとることができ、しかもチップの電極と基板のパターンとの接合部の接続の信頼性を高めて、製造工数を増やしたり、高価な材料を用いたりすることなく、安価に製造できる半導体装置を提供する。

【解決手段】 電極パッドにバンプ2を形成した半導体集積回路チップ1と、ダイパッド4と一体に外部リード5を形成した第1リードフレーム3と、先端部が前記電極パッドのバンプ2に直接接合される内部リード7を有するとともに、同内部リード7から延長された外部リード8を有する第2リードフレーム6とからなり、前記第1リードフレーム3のダイパッド4に前記半導体集積回路チップ1を接合するとともに、前記第2リードフレーム6の内部リード7の先端部を前記電極パッドのバンプ2に接合してなる半導体装置。



## 【特許請求の範囲】

【請求項1】 電極パッドにバンパを形成した半導体集積回路チップと、ダイパッドと一体に外部リードを形成した第1リードフレームと、先端部が前記電極パッドのバンパに直接接合される内部リードを有するとともに、同内部リードから延長された外部リードを有する第2リードフレームとからなり、前記第1リードフレームのダイパッドに前記半導体集積回路チップを接合するとともに、前記第2リードフレームの内部リードの先端部を前記電極パッドのバンパに接合してなることを特徴とする半導体装置。

【請求項2】 前記半導体集積回路チップの裏面を前記第1リードフレームのダイパッドの表面に銀ペーストを介して接合してなることを特徴とする請求項1に記載の半導体装置。

【請求項3】 前記半導体集積回路チップ、第1リードフレームおよび第2リードフレームを樹脂モールドにより封止してなることを特徴とする請求項1又は2に記載の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、電極パッドにハンダなどの金属バンパを形成した半導体集積回路チップをリードフレームに組立てし、それを樹脂モールドにより封止してなる半導体装置に関するものである。

## 【0002】

【従来の技術】従来、電極パッドにハンダなどの金属バンパを形成した半導体集積回路チップを、組立て用ワイヤー（金線）を使用してリードフレームあるいはプリント基板にワイヤーボンディングしてなる半導体装置は、組立て用ワイヤーのインダクタンスにより高周波特性が損なわれ、高い周波数で使用した場合に高周波損失が大きくなるという問題を有していた。

【0003】一方、電極パッドに金属バンパを形成した半導体集積回路チップを、その表面を下側にしてリードフレームあるいはプリント基板の電極パッドに押し付けて直接接合してなるフリップチップ（ベア・チップ実装）の場合は、図5に示すように半導体集積回路チップ11の金属バンパ12を直接プリント基板13のパターン14に接合しており、高周波損失の原因となる組立て用ワイヤーを使用しないため、高周波損失を小さくすることができる利点はあるものの、ワイヤーボンディング方式のものに比べて、半導体集積回路チップ裏面側からの熱放散や接地をとることができなくなるため、パワーデバイス用の半導体装置としては利用が難しくなる問題があった。

【0004】また、基板の熱膨張係数が半導体集積回路チップと異なると、熱的ストレスによる応力がチップ側の電極と基板側のパターンの接合部に加わり、接続の信頼性を損なうことになるため、一般的に次のような対策

を施す必要があった。

（1）絶縁樹脂をチップと基板との間に介装してチップと基板を接合することにより、熱応力によるチップの電極と基板のパターンとの接合部のずれを防止して接続の信頼性を高める。

（2）基板の材料としてチップと熱膨張係数の殆ど等しい材料、例えばセラミック材を使用することにより、熱膨張によるチップの電極と基板のパターンとの接合部のずれを防止して接続の信頼性を高める。

10 【0005】しかしながら、上記のような対策を施すことにより、チップの電極と基板のパターンとの接合部の接続の信頼性を高めることはできるものの、その分製造工数が増える、あるいは材料費が高くなることは避けられず、それが最終製品のコストに跳ね返り、コストアップを招くことになる問題があった。このため、高周波損失の問題と熱放散および接地の問題を同時に解消することができ、しかも製造コストを抑制することができる半導体装置の組立構造が求められていた。

## 【0006】

20 【発明が解決しようとする課題】本発明は、以上の問題に対処するためになされたものであり、その第一の課題は、フリップチップ方式の利点である高周波損失が小さいという特性を生かしながら、裏面側からの良好な熱放散や接地をとることができる構成の半導体装置を提供することにある。また、本発明のもう一つの課題は、チップの電極と基板のパターンとの接合部の接続の信頼性を高めることによって、製造工数を増やしたり、高価な材料を用いたりすることなく、安価なコストで製造することができる半導体装置を提供することにある。

## 【0007】

【課題を解決するための手段】上記した課題を解決するため、本発明にかかる半導体装置は、電極パッドにバンパを形成した半導体集積回路チップと、ダイパッドと一体に外部リードを形成した第1リードフレームと、先端部が前記電極パッドのバンパに直接接合される内部リードを有するとともに、同内部リードから延長された外部リードを有する第2リードフレームとからなり、前記第1リードフレームのダイパッドに前記半導体集積回路チップを接合するとともに、前記第2リードフレームの内部リードの先端部を前記電極パッドのバンパに接合してなることを特徴とするもので、これによって組立て用ワイヤーを用いることなく、フリップチップにより半導体集積回路チップとリードフレームとを組立てることができる。フリップチップ方式の利点である高周波損失を小さくして高周波特性を維持しながら、裏面側からの熱放散や接地をとることができるとともに、第1リードフレームと第2リードフレームにより半導体集積回路チップを上下から挟むようにして両者を組立て接合することができるため、チップの電極と基板のパターンとの接合部の接続の信頼性を高めることができる。

【0008】また、本発明にかかる半導体装置は、上記した半導体装置において、前記半導体集積回路チップの裏面を前記第1リードフレームのダイパッドの表面に銀ペーストを介して接合してなることを特徴とするものであり、半導体集積回路チップをダイパッドに熱伝導率および電気伝導率の高い銀ペーストを介して接合しているため、熱放散と接地を良好にとることができる。

【0009】更に、本発明にかかる半導体装置は、上記した半導体装置において、前記半導体集積回路チップ、第1リードフレームおよび第2リードフレームを樹脂モールドにより封止してなることを特徴とするものであり、半導体集積回路チップと第1リードフレームおよび第2リードフレームとを上記のように接合した後、樹脂モールドで封止することによって、個別の半導体装置とすることができる。

【0010】

【発明の実施の形態】以下に本発明の実施の形態を図1乃至図4に基づいて説明する。図1は本発明の実施形態にかかる半導体装置の組立構造を示す斜視図、図2はその第1リードフレームと半導体集積回路チップの接合状態を示す断面図、図3はその第2リードフレームと半導体集積回路チップの接合状態を示す断面図、図4はその樹脂モールドによる封止状態を示す断面図である。

【0011】図中において、1はその表面側の電極パッドにハンダなどの金属の bumps 2 を形成した半導体集積回路チップ、3はダイパッド4および同ダイパッド4に直接つながっている外部リード5や図示しない放熱フィン等を一体に形成してなる第1リードフレーム、6は半導体集積回路チップ1の表面側の bumps 2 に直接接続される形状に形成された内部リード7および同内部リード7から延長された外部リード8を有する第2リードフレームである。

【0012】通常、高周波用の半導体集積回路に使用される放熱および接地の必要な半導体集積回路チップ1は、チップ裏面が熱伝導率および電気伝導率の高い金属材料でメッキされている。この表面側に bumps 2 を有する半導体集積回路チップ1の裏面側を第1リードフレーム3のダイパッド4の表面に熱伝導率および電気伝導率の高い銀ペースト9を介して接合し、図2に示すように半導体集積回路チップ1を第1リードフレーム3のダイパッド4にダイボンディングしている。

【0013】次に、ダイボンディングされた半導体集積回路チップ1の表面側の電極パッドにつながる第2リードフレーム6の内部リード7および外部リード8を bumps 2 を利用して電極パッドに接合し、図3に示すように半導体集積回路チップ1を上下から第1リードフレーム3および第2リードフレーム6によって挟み込むようにして組立てている。

【0014】その後、半導体集積回路チップ1、第1リードフレーム3および第2リードフレーム6を、図4に

示すように通常の樹脂モールド10により樹脂封止し、更にリードフォーム、リードカットを行うことにより個別の高周波用の半導体装置を完成している。そして、この高周波用の半導体装置をプリント基板にマウントする場合、ダイパッド4と接合されている外部リード5をプリント基板のアースパターンに直接ハンダ付けすることにより、ダイパッド4、外部リード5、アースパターンの経路を経て熱放散と接地をとるようにしている。

【0015】従って、上記の実施形態によると、 bumps 2 を有する半導体集積回路チップ1をフリップチップ方式によって組立てており、組立て用ワイヤーを使用しないようにしているため、フリップチップのメリットである高周波損失を小さくして高周波特性を維持できる効果を享受でき、しかも裏面側からの良好な熱放散と接地をとることができるため、高周波損失の問題と熱放散および接地の問題を同時に解消し、高周波のパワーデバイス用の半導体装置としても使用することができるようになる。

【0016】また、半導体集積回路チップ1を第1リードフレーム3と第2リードフレーム6により上下から挟み込むようにして両者を接合し、接続の信頼性を高めるようにしているため、熱的ストレスによる応力が接合部にかかり、接続の信頼性が損なわれるのを防止することができ、従来のフリップチップ（ベアチップ実装）が必要とされていた絶縁樹脂を介しての接合を不要にして、製造工数の短縮化を図り、製造コストを低減することができる。更には、熱的ストレスの影響により接続の信頼性が損なわれるのを防止することができることから、高価なセラミック材等のプリント基板を用いる必要がなくなり、材料費を削減してコストダウンを図ることができる。

【0017】なお、上記の実施形態では、第1リードフレーム3に半導体集積回路チップ1をダイボンディングした後、半導体集積回路チップ1に第2リードフレーム6を bumps 2 を利用して接合し、半導体集積回路チップ1を上下から第1リードフレーム3および第2リードフレーム6により挟み込むようにして組立てているが、先に第2リードフレーム6に半導体集積回路チップ1を接合し、その後、第1リードフレーム3を接合するにしてもよいことは勿論である。

【0018】

【発明の効果】以上に詳しく説明したように、本発明にかかる半導体装置によると、 bumps 2 を形成した半導体集積回路チップを第1リードフレームと第2リードフレームとにより上下から挟み込むようにして接合し、組立て用ワイヤーを使用しないようにしていないため、フリップチップ方式の利点である高周波損失が小さいという特性を生かしながら、裏面側からの良好な熱放散と接地をとることができ、高周波損失の問題と熱放散および接地の問題を同時に解消し、高周波のパワーデバイス用の半

導体装置としても使用することができる。

【0019】また、上記の接合構造をとることによりチップの電極と基板のパターンとの接合部の接続の信頼性を高めることができ、これによって熱的ストレスによる応力が接合部にかかり、接続の信頼性が低下するのを防止できるため、接続の信頼性を高めるための対策を不要とし、製造工数の短縮、あるいは基板の材料費低減等によってコストダウンを図ることができる。

【図面の簡単な説明】

【図1】本発明の実施形態にかかる半導体装置の組立構造を示す斜視図である。

【図2】本発明の実施形態にかかる半導体装置の第1リードフレームと半導体集積回路チップの接合状態を示す

断面図である。

【図3】本発明の実施形態にかかる半導体装置の第2リードフレームと半導体集積回路チップの接合状態を示す断面図である。

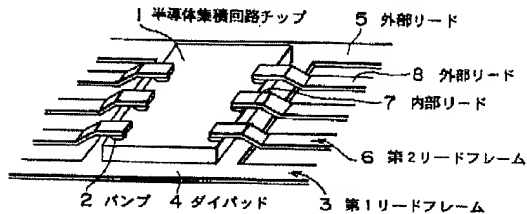
【図4】本発明の実施形態にかかる半導体装置の樹脂モールドによる封止状態を示す断面図である。

【図5】従来の半導体装置の組立構造を示す断面図である。

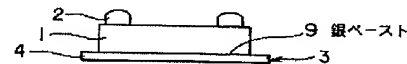
【符号の説明】

1…半導体集積回路チップ、2…バンプ、3…第1リードフレーム、4…ダイパッド、5…外部リード、6…第2リードフレーム、7…内部リード、8…外部リード、9…銀ペースト、10…樹脂モールド

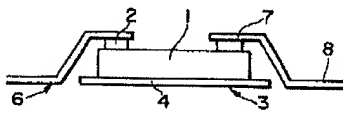
【図1】



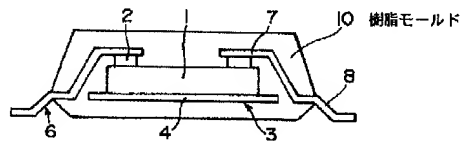
【図2】



【図3】



【図4】



【図5】

